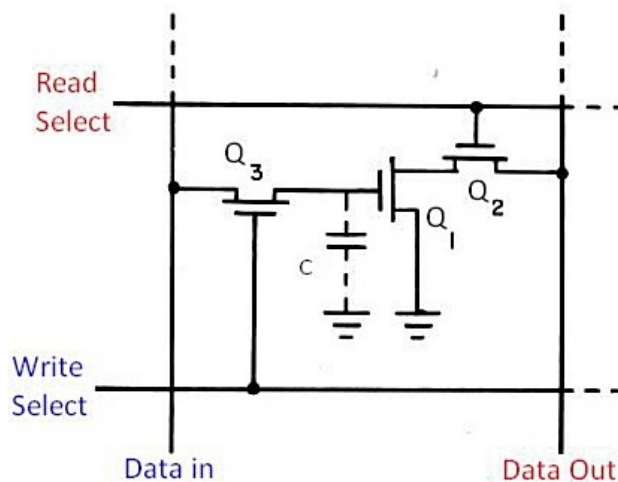


Dynamisches RAM

Speicher mit einer Speicherzelle, die die Information in kurzer Zeit verliert und daher im Betrieb aufgefrischt werden muss, nennt man dynamische Speicher. Dynamische Speicher sind daher auch immer flüchtige Speicher, den sobald die Betriebsspannung fehlt, kann die Information nicht mehr aktualisiert werden. Als Speicherelement dient in den meisten Fällen ein Kondensator.

Aufbau

Bei der Realisierung von DRAM Speichern sind die Kondensatoren für die Speicherung im Bereich kleiner 50 Femtofarad. Die Bitleitung, die alle Speicherzellen einer Spalte verbindet hat durch ihre Ausdehnung eine Kapazität, die üblicherweise um den Faktor 5 größer ist.



Um die Information, die im Kondensator gespeichert ist nun schreiben und lesen zu können wurden anfangs 3 Transistoren pro Kondensator verwendet (deswegen 3T1C). Mittels Q3 wird die Speicherzelle zum Schreiben ausgewählt. Nun kann Ladung von der Leitung 'Data In' zum Kondensator fließen (Schreiben einer logischen 1), oder der Kondensator entladen werden (Schreiben einer logischen 0). Über Q2 kann die Information ausgelesen werden. Q1 dient als Verstärker, der den aktuellen Zustand verstärkt und damit die Kapazität der Leitung 'Data Out' umladen kann.

Im Laufe der Zeit wurde diese 3T1C Zelle durch die 1T1C Zelle abgelöst, die wesentlich kleiner gebaut werden kann.

Der erste kommerziell erhältliche DRAM-Chip war 1970 der von Intel vorgestellte Typ 1103. Er enthielt 1024 Speicherzellen (1 KiBit). Das Prinzip der DRAM-Speicherzelle wurde 1966 von Robert H. Dennard am Thomas J. Watson Research Center von IBM entwickelt.

Seither wurde die Kapazität eines DRAM-Chips um den Faktor 1 Million gesteigert und die Zugriffszeit auf ein Hundertstel verkürzt. Heute (2011) besitzen DRAM-Chips Kapazitäten von bis zu 8 GiByte und Zugriffszeiten von 6 ns. Die Produktion von DRAM-Speicherchips gehört zu den umsatzstärksten Segmenten der Halbleiterindustrie. Mit den Produkten wird spekuliert; es existiert ein Spotmarkt.